

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-098627  
(43)Date of publication of application : 14.04.1998

(51)Int.Cl. H04N 1/60  
G06T 1/00  
H04N 1/40  
H04N 1/46  
// B41J 2/525

(21)Application number : 09-141875 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD  
(22)Date of filing : 30.05.1997 (72)Inventor : KOJIMA AKIO  
KUWABARA YASUHIRO  
KATAOKA MASAO  
NAKA AKIYUKI  
SOGAMI ATSUSHI  
TOMITA TSUNEHARU

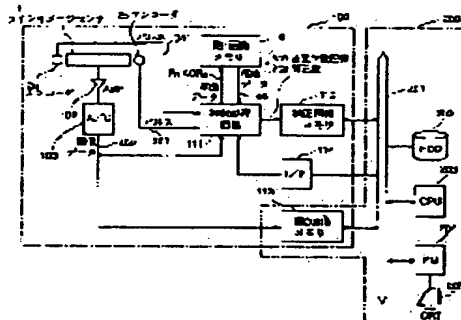
(30)Priority  
Priority number : 08139170 Priority date : 31.05.1996 Priority country : JP

## (54) PICTURE PROCESSOR

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To reduce the memory cost by N (N<M)-ary coding and storing M-value gradation picture data, generating information for correcting dislocation in an overlap scanning area, sending it to an external computer and using the memory of the external computer for the storage of M-value gradation picture data.

**SOLUTION:** A connection processing circuit 111 threshold processes gradation picture data 400, detects a scanning position from the pulses 341 and 361 of encoders 2a and 2b, detects the dislocation of the scanning position from threshold processed picture data Pn and stored data 64 in the overlap scanning areas which are overlapped and scanned and stores picture data Pn in a first picture memory based on the scanning position correcting detected dislocation. The connection processing circuit 111 stores the dislocation correction value in a correction information memory 112. A second picture memory storing gradation picture data 400 uses the main memory of a personal computer 200. Thus, memory cost can be reduced.



## LEGAL STATUS

[Date of request for examination] 30.05.1997  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number] 3184478  
[Date of registration] 27.04.2001  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

(11)特許出願公開番号

(43)公開日 平成10年(1998)4月14日

審査請求 有 請求項の数14 OL (全 23 頁) 最終頁に続く

**最終頁に続く**

-1-

特徴とする画像処理装置。

【請求項9】 請求項6に記載の画像処置装置において、

上記補正情報記憶手段は、上記補正情報として、上記走

査位置と該走査位置に対応する上記補正值とを格納するものであることを特徴とする画像処理装置。

【請求項10】 カラー原稿を走査して読み取られたカラー画像データと、該カラー画像データに対応する走査位置とを逐次入力し、上記カラー画像データから、該カラー画像データの濃淡に関する情報からなる濃淡画像データと該カラー画像データの色彩に関する情報からなる色画像データとを生成し、走査位置に基づいて上記濃淡画像データを第1画像記憶手段に格納する画像処理装置であって、

重複して走査する重なり走査領域内の、上記濃淡画像データと上記第1画像記憶手段に格納された格納データとから上記走査位置の位置ずれを検出し、該位置ずれを補正する補正值を出力する位置ずれ検出手段と、上記補正值に基づき上記走査位置を補正する補正手段と、

上記補正された走査位置に基づいて上記濃淡画像データを上記第1画像記憶手段に格納する第1の写像手段と、上記色画像データを格納するための第2画像記憶手段と、

上記補正された走査位置に基づいて上記色画像データを上記第2画像記憶手段に格納する第2の写像手段とを備えたことを特徴とする画像処理装置。

【請求項11】 請求項10に記載の画像処理装置において、

上記色画像データを、後で上記濃淡画像データとともに用いてカラー画像データを再生できる状態に保持するようにして、該色画像データのデータ量を削減する色画像データ削減手段をさらに有し、

上記第2の写像手段は、上記データ量を削減された色画像データを第2画像記憶手段に格納するものであることを特徴とする画像処理装置。

【請求項12】 請求項10又は11に記載の画像処理装置において、

上記濃淡画像データとして、上記カラー画像データの輝度データからなる輝度画像データを生成し、

上記色画像データとして、上記カラー画像データの色差データからなる色差画像データを生成することを特徴とする画像処理装置。

【請求項13】 請求項1ないし9のいずれかに記載の画像処理装置において、

上記第1画像記憶手段、上記補正情報記憶手段、及び上記第2画像記憶手段は、それぞれメモリからなることを特徴とする画像処理装置。

【請求項14】 請求項10ないし12のいずれかに記載の画像処理装置において、

上記第1画像記憶手段、及び上記第2画像記憶手段は、メモリからなることを特徴とする画像処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、原稿画像を走査して読み取られた画像データを、画像データに対応する走査位置に基づいて画像記憶手段に格納するための画像処理装置に関し、特に、記憶手段コストを低減できる、濃淡画像データ、又はカラー画像データを読み取り可能なものに関するものである。

【0002】

【従来の技術】従来、手動によって原稿上を自由走査して原稿画像を読み取るハイドスキャナにおいては、読み取りセンサの原稿上の走査位置を逐次検出し、検出された走査位置に基づいて画像データを画像メモリに格納していた。しかし、この走査位置を検出するに、基準格子が印刷されたシートやタブレット等の補助装置を用いるとコストが高くなり、一方、読み取りセンサと一体で移動する車輪に取付けられ、車輪の回転に伴ってパルスを発生するエンコーダを用いる場合には、機械精度、車輪の滑り等によって大きな累積位置誤差を生じるという問題があった。

【0003】そこで、出願人は、先の出願（特願平7-080568号）において、重複して走査する重なり走査領域内の画像データと格納データの画像情報とから走査位置の位置ずれを検出し、この検出した位置ずれを補正した走査位置に基づいて画像データを画像メモリに格納することにより、走査位置の位置誤差によって生じる画像の接続ずれを防止し、画像メモリ内で接続された平面画像の画像歪みを低減することが可能な画像処理装置を提案している。

【0004】

【発明が解決しようとする課題】しかしながら、この従来の画像処理装置では、画素8ビットの濃淡画像データを読み取る場合、画像メモリの記憶容量が、8画素/m mとして4Mバイト必要であり、さらにカラー画像データを読み取る場合には、12Mバイト必要となり、メモリコストが増大するという問題がある。本発明は上記のような問題点を解消するためになされたもので、メモリコストを低減できる、濃淡画像データ、又はカラー画像データを読み取り可能な画像処理装置を提供することを目的とする。

【0005】

【課題を解決するための手段】本発明に係る画像処理装置は、原稿上を走査せしめられて、所定の周期で該原稿のM値濃淡画像データを読み取る読み取り手段と、上記M値濃淡画像データに対応する走査位置を検出する走査位置検出手段と、上記読み取られたM値濃淡画像データをN（N<M）値化するN値化手段と、上記N値化された画像データを格納するための第1画像記憶手段と、重複して走査する重なり走査領域内の、上記入力されるN値化された画像データと上記第1画像記憶手段に格納された画像データとから上記走査位置の位置ずれを検出し、該位置ずれを補正する補正值を出力する位置ずれ検

5

出手段と、上記補正値に基づき上記検出された走査位置を補正する補正手段と、逐次入力される上記N値化された画像データを、上記補正された走査位置に基づき上記第1画像記憶手段に格納する写像手段と、上記所定の周期ごとの、上記補正された走査位置を得るための補正情報を格納する補正情報記憶手段と、上記所定の周期ごとの上記読み取られた濃淡画像データを格納する第2画像記憶手段とを備えたものである。また、本発明に係る画像処置装置は、上記N値化手段が、2値化処理を行うものである、ものとしたものである。

【0006】また、本発明に係る画像処置装置は、カラー原稿を走査して読み取られた複数のカラー画像データと、該複数のカラー画像データに対応する走査位置とを所定の周期で入力し、走査位置に基づいて、上記複数のカラー画像データを単色化画像データに変換して第1画像記憶手段に格納する画像処理装置であって、重複して走査する重なり走査領域内の、上記単色化画像データと上記第1画像記憶手段に格納された格納データとから上記走査位置の位置ずれを検出し、該位置ずれを補正する補正値を出力する位置ずれ検出手段と、上記補正値に基づき上記走査位置を補正する補正手段と、上記補正された走査位置に基づいて上記単色化画像データを上記第1画像記憶手段に格納する写像手段と、上記所定の周期ごとの、上記補正された走査位置を得るための補正情報を格納する補正情報記憶手段と、上記所定の周期ごとの上記複数のカラー画像データを格納する第2画像記憶手段とを備えたものである。

【0007】また、本発明に係る画像処置装置は、カラー原稿を走査して読み取られた複数のカラー画像データと、該複数のカラー画像データに対応する走査位置とを所定の周期で入力し、走査位置に基づいて、上記複数のカラー画像データのうち、1つの選択画像データを第1画像記憶手段に格納する画像処理装置であって、重複して走査する重なり走査領域内の、上記選択画像データと上記第1画像記憶手段に格納された格納データとから上記走査位置の位置ずれを検出し、該位置ずれを補正する補正値を出力する位置ずれ検出手段と、上記補正値に基づき上記走査位置を補正する補正手段と、上記補正された走査位置に基づいて上記選択画像データを上記第1画像記憶手段に格納する写像手段と、上記所定の周期ごとの、上記補正された走査位置を得るための補正情報を格納する補正情報記憶手段と、上記所定の周期ごとの上記複数のカラー画像データを格納する第2画像記憶手段とを備えたものである。また、本発明に係る画像処理装置は、上記複数のカラー画像データとしてレッド、グリーン、ブルーの画像データが読み取られ、該読み取られたレッド、グリーン、ブルーの画像データを、入力するとともに、上記第2画像記憶手段に格納し、かつ上記選択画像データとしてグリーンの画像データを第1画像記憶手段に格納するとともに、該選択画像データとしての

6

グリーンの画像データに基づき位置ずれ補正を行うようにしたものである。

【0008】また、本発明にかかる画像処理装置は、上記複数のカラー画像データとしてシアン、グリーン、イエローの画像データが読み取られ、該読み取られたシアン、グリーン、イエローの画像データを、入力するとともに、上記第2画像記憶手段に格納し、かつ上記選択画像データとしてグリーンの画像データを第1画像記憶手段に格納するとともに、該選択画像データとしてのグリーンの画像データに基づき位置ずれ補正を行うようにしたものである。また、本発明に係る画像処置装置は、上記補正情報記憶手段が、上記補正情報として、上記走査位置と該走査位置に対応する上記補正値とを格納するものである、ものとしたものである。

【0009】また、本発明に係る画像処置装置は、カラー原稿を走査して読み取られたカラー画像データと、該カラー画像データに対応する走査位置とを逐次入力し、上記カラー画像データから、該カラー画像データの濃淡に関する情報からなる濃淡画像データと該カラー画像データの色彩に関する情報からなる色画像データとを生成し、走査位置に基づいて上記濃淡画像データを第1画像記憶手段に格納する画像処理装置であって、重複して走査する重なり走査領域内の、上記濃淡画像データと上記第1画像記憶手段に格納された格納データとから上記走査位置の位置ずれを検出し、該位置ずれを補正する補正値を出力する位置ずれ検出手段と、上記補正値に基づき上記走査位置を補正する補正手段と、上記補正された走査位置に基づいて上記濃淡画像データを上記第1画像記憶手段に格納する第1の写像手段と、上記色画像データを格納するための第2画像記憶手段と、上記補正された走査位置に基づいて上記色画像データを上記第2画像記憶手段に格納する第2の写像手段とを備えたものである。

【0010】また、本発明に係る画像処置装置は、上記色画像データを、後で上記濃淡画像データとともに用いてカラー画像データを再生できる状態に保持するようにして、該色画像データのデータ量を削減する色画像データ削減手段をさらに有し、上記第2の写像手段が、上記データ量を削減された色画像データを第2画像記憶手段に格納するものであるようにしたものである。

【0011】また、本発明に係る画像処置装置は、上記濃淡画像データとして、上記カラー画像データの輝度データからなる輝度画像データを生成し、上記色画像データとして、上記カラー画像データの色差データからなる色差画像データを生成するようにしたものである。また、本発明に係る画像処置装置は、上記第1画像記憶手段、上記補正情報記憶手段、及び上記第2画像記憶手段がそれぞれメモリからなるものとしたものである。

【0012】

【発明の実施の形態】

実施の形態1. 図1は本発明の実施の形態1による画像処理装置の構成を示すブロック図であり、図において、100は画像処理装置、200はパソコンであり、本実施の形態1では、画像処理装置100をパソコン200に接続して使用するものである。パソコン200は、バス201、バス201に接続されたCPU203、バス201に接続された、CPU203を駆動するためのハードディスクドライブ、CRT205、CRT205の表示を記憶するためのフレームメモリ204、及びバス201に接続された主メモリ113で構成されている。一方、1は原稿上を走査されて、所定の周期で（ラインごとに）原稿の濃淡画像データ400を読み取るラインイメージセンサ、2a、及び2bはラインイメージセンサ1と一体的に設置され、ラインイメージセンサ1の移動距離を検出するためのパルス341a、341b、361a、361bを送出するエンコーダ、102はラインイメージセンサ1で読み取られた濃淡画像データ400を増幅するアンプ、103は増幅された濃淡画像データ400をデジタル信号に変換するA/D変換回路、4は2値化された画像データを格納するための第1画像メモリ、111は、濃淡画像データ400を2値化するとともに、パルス341a、341b、361a、361bから走査位置を検出し、重複して走査する重なり走査領域内の2値化した画像データPnと格納データ64とから走査位置の位置ずれを検出し、この検出した位置ずれを補正した走査位置に基づいて2値化した画像データPn（写像データ）を第1画像メモリ（第1画像記憶手段）6に格納する接続処理回路、112は、バス201に接続された、ラインごとに走査位置と該走査位置に対応する位置ずれ補正値を格納する補正情報メモリ（補正情報記憶手段）、114は、接続処理回路111とバス201とを接続するインタフェース、113は、パソコン200の主メモリを利用した、ラインごとに濃淡画像データ400を格納する第2画像メモリ（第2画像記憶手段）であり、これらラインイメージセンサ1、エンコーダ2a、2b、アンプ102、A/D変換回路103、第1画像メモリ6、接続処理回路111、補正情報メモリ112、インタフェース114、及び第2画像メモリ113が画像処理装置100を構成する。

【0013】図2は、図1の画像処理装置100の詳細な構成を示すブロック図であり、図において、104はハンドスキャナ本体の筐体であり、筐体104にラインイメージセンサ1と、ラインイメージセンサ1の両端位置にて2個の車輪31、32とが取り付けられ、各車輪31、32にエンコーダ2a、2bが取り付けられている。33、35はエンコーダ2a、2bから入力されるパルス341a、341b、361a、361bから車輪31、32の移動距離331、351をそれぞれ検出する位置カウンタ、37は移動距離331、351から走査位置座標300を検出する位置座標検出回路である。こ

れら位置カウンタ33、34、座標位置検出回路37が走査位置検出回路3を構成する。

【0014】4は濃淡画像データ400を一時的に記憶する画像バッファである。105aは濃淡画像データ400を2値化する2値化回路、71は重なり走査領域を検出する重なり領域回路、67は相関テーブル、72は、重なり走査領域の2値化された画像データと格納済データ64とから相関テーブル67を用いて位置ずれを補正するオフセット値702を算出する画像相関回路、73は位置ずれを補正するオフセット値702から走査位置の補正量703を求める補正量算出回路、74は補正量703に基づき走査位置座標300を補正する位置補正回路である。これら相関テーブル67、重なり領域回路71、画像相関回路72、補正量算出回路73、位置補正回路74が位置ずれ検出回路7を構成する。

【0015】5は補正走査位置座標を格納アドレスAD Rnに変換し、第1画像メモリ6の格納アドレスAD Rnに、濃淡画像データ400を格納データPnとして格納する写像回路、105bは格納データPnを2値化する2値化回路、65、及び66は第1画像メモリ6の平面画像データの格納領域（以下メモリ65と略記する）、及び走査確認情報の格納領域（以下メモリ66と略記する）である。ここで、走査位置検出回路3、位置ずれ検出回路7、写像回路5、2値化回路105a、105b、画像バッファ4が接続処理回路111を構成する。Bは画像読み取り部（ハンドスキャナ）を表している。

【0016】次に、上記各回路の構成について、さらに詳細に説明する。図2において、各エンコーダ2a、2bは、車輪31、32の回転角度に応じて90度だけ位相の異なる2相のA相パルス341a、361aとB相パルス341b、361bを発生させる。そして、このA相パルス341a、361aとB相パルス341b、361bを用いて、車輪31、32の回転方向が検出される。A相パルス341a、361aとB相パルス341b、361bは90度だけ位相が異なるため、B相パルス341b、361bの立ち上がりによって検出されるA相パルス341a、361aのレベルは、車輪31、32の回転方向によって「H」レベルと「L」レベルとに識別される。識別された信号341a、361aの「L」レベルを車輪31、32の前進方向（UP方向）とすれば、「H」レベルは車輪31、32の後進方向（DOWN方向）となる。位置カウンタ33、35は、信号341a、361aが「L」レベルの場合に、B相パルス数に従ってカウント値を増加させ、信号341a、361aが「H」レベルの場合に、B相パルス数に従ってカウント値を減少させる。位置座標検出回路37は、位置カウンタ33、35からのカウント値331、351を入力し、車輪31、32の回転方向を考慮した各車輪31、32の移動距離を検出する。

【0017】次に、走査位置検出回路3について説明する。図3は走査位置検出回路の動作説明図である。図3において、太線は2個の車輪31、32の移動軌跡を示している。ラインイメージセンサ1(図1)がiライン目の画素データを読み取ったときの2個の車輪31、32の位置を示す座標を、それぞれ $P0i(X0i, Y0i)$ 、 $P1i(X1i, Y1i)$ とする。今、 $P0i-1$ 、 $P1i-1$ の座標が既知であるとすれば、 $P0i$ 及び $P1i$ の座標は、下記(数1)を用いて近似的に算出される。

【0018】

【数1】

$$\begin{aligned}\theta_{i-1} &= (L0_{i-1} - L1_{i-1})/D \\ X0_i &= X0_{i-1} + \Delta L0_i \cdot \cos \theta_{i-1} \\ Y0_i &= Y0_{i-1} + \Delta L0_i \cdot \sin \theta_{i-1} \\ X1_i &= X0_i - D \cdot \sin \theta_{i-1} \\ Y1_i &= Y0_i - D \cdot \cos \theta_{i-1}\end{aligned}$$

【0019】ここで、 $\cdot$ は乗算を行う演算であり、 $/$ は除算を行う演算である。以後、 $\cdot$ は乗算を示す演算子、 $/$ は除算を示す演算子として用いる。 $L0i-1$ は、読み取り開始時から $(i-1)$ ライン目の読み取りを行った時までに車輪31、32が移動した距離である。 $\Delta L0i$ は、 $(i-1)$ ライン目の読み取り開始時から $i$ ライン目の読み取りを行った時までに車輪31、32が移動した距離である。移動距離は、車輪31、32の回転方向を考慮するので、マイナスの値にもなり得る。

【0020】また、車輪31、32の原稿9上における移動距離は、図2に示すエンコード2a、2bのパルス数 $N$ と1パルス当たりの分解能 $P$ (インチ/1パルス)を用い、 $P \times N$ を計算することによって得られる。位置座標検出回路37は、位置カウンタ33、35のカウンタ値331、351をラインイメージセンサ1の読み取り周期に同期して読み取り、 $i$ ライン目と $(i-1)$ ライン目で検出したカウンタ値の差分から、車輪31、32の回転方向を含む原稿9上における移動距離 $\Delta L0i$ を検出する。 $D$ は、車輪31と車輪32との間の距離である。上記(数1)は、 $\Delta \theta = |\theta_i - \theta_{i-1}| = |\Delta L0i - \Delta L1i|/D$ を0とした近似計算である。 $\Delta \theta$ は、ラインイメージセンサ1の1ライン走査時間の間におけるラインイメージセンサ1の変化角度である。上記(数1)を用いることにより、読み取り開始時における2つの車輪31、32の座標を決めておけば、2つの車輪31、32の移動距離からそれらの座標を算出することができる。

【0021】図4はラインイメージセンサの両端部の読み取り画素の座標を算出する場合の説明図である。車輪31の座標を $P0(X0, Y0)$ 、車輪32の座標を $P1(X1, Y1)$ とする。ラインイメージセンサ1の両端部の画素の座標 $Ps(Xs, Ys)$ 及び $Pe(Xe, Ye)$

$Ye$ )は、下記(数2)によって算出される。

【0022】

【数2】

$$\begin{aligned}Xs &= X0 + (X1 - X0) \cdot d1/D \\ Ys &= Y0 + (Y1 - Y0) \cdot d1/D \\ Xe &= X0 + (X1 - X0) \cdot d2/D \\ Ye &= Y0 + (Y1 - Y0) \cdot d2/D\end{aligned}$$

【0023】ここで、 $D$ は車輪31と車輪32との間の距離、 $d1$ は車輪31から読み取り画素 $Ps$ までの距離、 $d2$ は車輪31から読み取り画素 $Pe$ までの距離である。

【0024】走査位置検出回路3は、エンコード2a、2bが発生させる2相パルスから得られる車輪31、32の移動距離を用いて、上記(数1)及び(数2)の演算を行い、ラインイメージセンサ1の両端部の読み取り画素の座標 $Ps(Xs, Ys)$ 、 $Pe(Xe, Ye)$ を、走査位置座標300として位置ずれ検出回路7に出力する。

【0025】次に、位置ずれ検出回路7について説明するが、その前に、まずラインイメージセンサ1の走査領域について説明する。図5はラインイメージセンサの走査領域の説明図である。図5を用いて、原稿9の読み取り領域幅がラインイメージセンサ1の長さよりも大きい場合の、ラインイメージセンサ1の手動走査による動きについて説明する。原稿9を読み取るために、操作者は、ハンドスキャナ本体を原稿9に接触させ、原稿9の上を往復運動させながら手動走査する。このとき、ハンドスキャナ本体に取り付けられた2個の車輪31、32が回転し、エンコード2a、2bから2相パルスが出力される。図5は、ラインイメージセンサ1によって読み取られる原稿9上の読み取り領域を示している。

【0026】ラインイメージセンサ1は原稿9の全幅を走査することができないため、画像読み取り部B(図2)は、ラインイメージセンサ1の往復運動によって原稿9の全体を読み取る。図5には、ラインイメージセンサ1の両端画素のみの位置が記載されているが、ラインイメージセンサ1は両端画素を結ぶライン上の画像を読み取る。例えば、ラインイメージセンサ1の両端画素がそれぞれA点とB点である場合、ラインイメージセンサ1はA点とB点を結ぶライン上を読み取っている(以後、これを「読み取り位置A-B」と記す)。

【0027】図5において、ラインイメージセンサ1は、読み取り位置A-Bを走査開始位置として、読み取り位置C-Dまで走査する。A点、B点、D点、C点によって囲まれる領域ABDCを読み取った画像データ中の各画素に対応するデータ(以下、画素データと記載する)は、走査位置検出回路3(図2)から出力される走査位置座標300に基づき、写像回路5(図2)によって第1画像メモリ6に新規に格納される。以後、このような領域を「新規走査領域」と称する。

【0028】次に、ラインイメージセンサ1は、戻り方向に移動し、読み取り位置C-Dから読み取り位置E-Fまで走査する。C点、D点、G点、E点によって囲まれる領域CDGEは、重複して画像が読み取られる領域である。以後、この重複して読み取られる領域を「重なり走査領域」と称する。D点、G点、F点によって囲まれる領域DGFは、新規走査領域である。このように、重なり走査領域CDGE、新規走査領域ABGE C及び新規走査領域DFGの3つの走査領域が存在する。

【0029】走査位置座標300に位置誤差がなければ、この走査位置座標300に基づいて、読み取り画像データ中の各画素データを第1画像メモリ6に写像して格納することができる。すなわち、重なり走査領域CDGEの読み取り画像データが第1画像メモリ6にオーバーライトされても、新規走査領域ABGE Cと重なり走査領域CDGEの縫ぎ目部分において、第1画像メモリ6中の読み取り画像にずれが生じることはない。しかし、ハンドスキャナの機構設計精度、車輪31、32と原稿9との間のスリップ、車輪31、32の原稿9への沈み込み、曲線手動走査時における車輪31と車輪32との間の幅の影響などによって、走査位置座標300には位置誤差が含まれる。また、走査位置検出回路3は、エンコーダ2a、2bから出力される2相パルスをカウントしてエンコーダ2a、2bの移動距離を得るので、上記位置誤差が累積される。このため、走査位置座標300を用いて画像データ400を第1画像メモリ6に写像すると、上記縫ぎ目部分に画像のずれが生じてしまう。ここで、「写像」とは、読み取り画像データを第1画像メモリ6の所定のアドレスに格納する動作のことである。

【0030】この画像のずれを無くするため、位置ずれ検出回路7は、重なり走査領域CDGEの第1画像メモリ6に格納された画像データと2値化された画像データ400とを用いて、それらの相関度合いを示す相関値を算出する。さらに、位置ずれ検出回路7は、この相関値に基づいて、走査位置座標300を補正するための位置補正量を算出する。位置ずれ検出回路7は、この位置補正量に従って走査位置座標300を補正し、補正位置座標710として写像回路5に出力する。写像回路5は、補正位置座標710に従って、画像データ400中の各画素データを第1画像メモリ6に写像するためのアドレスを生成し、このアドレスを用いて各画素データを第1画像メモリ6に格納する。尚、重なり走査領域CDGEの抽出については後述する。

【0031】図6は画像メモリの説明図である。第1画像メモリ6の各画素のビットは、走査確認情報を保持する書き込みフラグの記憶ビット（ビット1）と、画像データの記憶ビット（ビット0）とにより構成されている。ここで、本発明においては、画像メモリには2値化した画像データを格納するので、1画素当たり1ビット

を第1画像メモリ6に確保するだけで済み、第1画像メモリ6の記憶容量が低減される。

【0032】ビット1の書き込みフラグは、画像データが第1画像メモリ6に書き込まれていない場合（すなわち、未格納状態の場合）に「0」であり、画像データがすでに書き込まれている場合（すなわち、格納状態の場合）には「1」となる。そして、書き込みフラグの記憶ビット（ビット1）がメモリ66に相当し、画像データの記憶ビット（ビット0）がメモリ65に相当する。

【0033】次に、位置ずれ検出回路7の動作を説明する。図2において、ラインイメージセンサ1の読み取り走査が開始される前に、第1画像メモリ6の全てのデータ、補正量算出回路73の位置補正量703及び相関テーブル67は、「0」に初期化される。この初期化の後、ラインイメージセンサ1のラインの読み取り走査ごとに、走査位置座標300が位置補正回路74によって補正され、補正位置座標710として写像回路5に出力される。ラインイメージセンサ1の読み取り走査が開始された時点においては、位置補正量703は「0」であるため、走査位置座標300と補正位置座標710は同じ座標値になる。

【0034】写像回路5は、画素密度変換処理によって濃淡画像データ400を高密度化し、高密度化画像データを生成する。さらに、写像回路5は、入力される補正位置座標710を用いて、高密度化画像データの各画素データPnの第1画像メモリ6への格納アドレスADRnを算出し、格納アドレスADRnに従い、各画素データPnを第1画像メモリ6に格納する。この際、各画素データPnは2値化回路105b（図2）により、濃淡データを所定のしきい値で2値化される。

【0035】画像相関回路72は、補正操作位置座標710から、1ラインの各相関検出の対象画素データPnの相関アドレス63を生成し、第1画像メモリ6のメモリ65から格納済データ64を読み出し、同時に、格納済データ64に対応する走査確認情報をメモリ66から読み出し、重なり領域検出回路71に出力する。尚、写像回路5の動作の詳細については後述する。

【0036】重なり領域検出回路71は、画素データPnの書き込みフラグ（ビット1）をチェックし、この画素データPnのアドレスADRnに画像データが格納済みかどうかを判定する。画素データPnの書き込みフラグ（ビット1）が1の場合には、ラインイメージセンサ1の読み取り走査によって画像データがすでにアドレスADRnに格納されていることを示しているので、画素データPnは重なり走査領域に含まれていると判定される。また、画素データPnの書き込みフラグ（ビット1）が0の場合には、画素データPnは新規走査領域に含まれていると判定される。重なり領域検出回路71は、判定信号701を画像相関回路72と写像回路5に出力する。ここで、判定信号701は、画素データPn



が新規走査領域に含まれる場合に「0」、重なり走査領域に含まれる場合に「1」となる信号である。

【0037】画像相関回路72は、判定信号701が「1」の場合に画素データP<sub>n</sub>についての相関値算出処理を行い、判定信号701が「0」の場合には画素データP<sub>n</sub>についての相関値算出処理を行わない。写像回路5は、判定信号701が「0」の場合に高密度化画素データP<sub>n</sub>を第1画像メモリ6に格納し、判定信号701が「1」の場合には高密度化画素データP<sub>n</sub>を第1画像メモリ6に格納しない。この1画素単位の一連の処理動作を、高密度化画像データP<sub>n</sub>の1ラインの全ての画素データについて行う。

【0038】1ライン分の高密度化画像データの上記処理が終了した時点で、画像相関回路72は、重なり走査領域に含まれる画素データについてのみ相関値計算処理を行うことによって作成した相関テーブル67を用いて、走査位置座標300の位置ずれ方向を検出する。さらに、画像相関回路72は、位置ずれをキャンセルするためのオフセット値702を補正量算出回路73に出力する。1ライン全ての高密度化画素が新規走査領域に含まれる場合には、画像相関回路72の相関テーブルは初期値「0」のままである。この場合、オフセット値702は「0」（位置ずれ無し）となる。

【0039】補正量算出回路73は、オフセット値702を、内部に保持している補正量の累積値に加算し、位置補正量703として位置補正回路74に出力する。位置補正回路74は、次に処理する1ラインの画像データ\*

$$\begin{aligned} Q_{i,j} &= (P_{i,j} + P_{i,j+1}) / 2 \\ R_{i,j} &= (P_{i,j} + P_{i-1,j}) / 2 \\ S_{i,j} &= (P_{i,j} + P_{i,j+1} + P_{i-1,j} + P_{i-1,j+1}) / 4 \end{aligned}$$

【0043】次に、座標値算出回路52について説明する。図7に示すように、座標値算出回路52には、ラインイメージセンサ1の両端画素の補正後の座標値である補正位置座標710が入力される。座標値算出回路52は、入力された補正位置座標710を用いて高密度化画像データ500の各画素の座標値520を計算する。図6に示すようにラインイメージセンサ1の両端画素P<sub>si</sub>、P<sub>ei</sub>の座標（補正位置座標710）がそれぞれ（X<sub>si</sub>, Y<sub>si</sub>）、（X<sub>ei</sub>, Y<sub>ei</sub>）である場合、座標値算出回路52の動作について説明する。サフィックスiは、濃淡画像データ400のiライン目の補※

$$\begin{aligned} X_{Pi,j} &= X_{si} + j \cdot (X_{ei} - X_{si}) / (Nd - 1) \\ Y_{Pi,j} &= Y_{si} + j \cdot (Y_{ei} - Y_{si}) / (Nd - 1) \end{aligned}$$

【0046】画素データP<sub>i,j</sub>に対応する3つの補間画素データQ<sub>i,j</sub>、R<sub>i,j</sub>及びS<sub>i,j</sub>の座標（XQ<sub>i,j</sub>, YQ<sub>i,j</sub>）、（XR<sub>i,j</sub>, YR<sub>i,j</sub>）及び（XS<sub>i,j</sub>, YS<sub>i,j</sub>）は、下記（数5）を用いて算出される。

【0047】

\*の走査位置座標300と位置補正量703とを加算し、補正位置座標710として写像回路5に出力する。以後、上述した一連の処理を順次ラインごとに繰り返し行う。

【0040】次に、写像回路5の動作について、図6、図7、図9を用いて説明する。図7は写像回路5の構成を示すブロック図、図9は画素密度変換の説明図である。図7において、51は画素密度変換回路、52は座標値算出回路、53は整数化回路、54はアドレス生成回路、55は誤差算出回路、56は比較回路、57はアクセス回路である。

【0041】画素密度変換回路51は、濃淡画像データ400中の1画素データにつき3つの補間画素を生成し、2倍に高密度化された高密度化画像データ500を出力する。ここで、補間画素の生成方法について、図9を用いて説明する。図9中、P<sub>i,j</sub>は、濃淡画像データ400におけるiライン目の画像データのj番目の画素データを示す。黒ドットは各画素データの座標点である。図9（a）は濃淡画像データ400中の隣接する4つの画素を示している。図9（b）において、Q<sub>i,j</sub>、R<sub>i,j</sub>及びS<sub>i,j</sub>は、濃淡画像データ400中の画素データP<sub>i,j</sub>に対する補間画素データである。各補間画素データQ<sub>i,j</sub>、R<sub>i,j</sub>、S<sub>i,j</sub>は、下記（数3）によって算出される。

【0042】

【数3】

※正位置座標であることを示す。ここで、ラインイメージセンサ1の読み取り画素密度を8画素/mm、第1画像メモリ6に格納する画像の画素密度を8画素/mmとする。X<sub>si</sub>、Y<sub>si</sub>、X<sub>ei</sub>及びY<sub>ei</sub>は、1/8mmを単位とする実数値である。

【0044】ラインイメージセンサ1の1ラインの読み取り画素数をNd、1ライン中の画素番号をjとした場合、画素データP<sub>i,j</sub>の座標（X<sub>Pi,j</sub>, Y<sub>Pi,j</sub>）は、下記（数4）を用いて算出される。

【0045】

【数4】

【数5】

$$\begin{aligned} XQ_{i,j} &= (XP_{i,j} + XP_{i,j+1}) / 2 \\ YQ_{i,j} &= (YP_{i,j} + YP_{i,j+1}) / 2 \end{aligned}$$

$$\begin{aligned} XR_{i,j} &= (XP_{i,j} + XP_{i-1,j}) / 2 \\ YR_{i,j} &= (YP_{i,j} + YP_{i-1,j}) / 2 \end{aligned}$$

$$\begin{aligned} XS_{i,j} &= (XP_{i,j} + XP_{i,j+1} + XP_{i-1,j} \\ &\quad + XP_{i-1,j+1}) / 4 \\ YS_{i,j} &= (YP_{i,j} + YP_{i,j+1} + YP_{i-1,j} \\ &\quad + YP_{i-1,j+1}) / 4 \end{aligned}$$

【0048】座標値算出回路52は、上記(数4)及び(数5)に示す演算処理を行うことにより、高密度画像データ500中の各画素の座標値520を算出する。

【0049】整数化回路53は、実数値である座標値520を整数化し、整数化座標値530を出力する。実数の座標値520を( $X_{real}$ ,  $Y_{real}$ )、整数化座標値530を( $X_{int}$ ,  $Y_{int}$ )とすれば、整数化座標値は、下記(数6)を用いて算出される。

【0050】

【数6】

$$\begin{aligned} X_{int} &= [X_{real}] \\ Y_{int} &= [Y_{real}] \end{aligned}$$

【0051】(数6)において、 $[ ]$ は、小数点以下を四捨五入する演算を示す。0.5を加算した後に少数部切り捨て処理を行うことは、四捨五入することと等価である。

【0052】アドレス生成回路54は、整数化回路53から出力された整数化座標値530を第1画像メモリ6のアドレス540に変換する。図10に、画像メモリのアドレス配置を示す。第1画像メモリ6は、X方向にM画素、Y方向にN画素のページメモリである。第1画像メモリ6の左上の画素のアドレスは0、右上の画素のアドレスは(M-1)、右下の画素のアドレスは(MN-1)である。整数化座標値530を( $X_{int}$ ,  $Y_{int}$ )とすれば、第1画像メモリ6のアドレスADRは、下記(数7)によって算出される。

【0053】

【数7】

$$ADR = X_{int} + M \cdot Y_{int}$$

【0054】誤差算出回路55には、実数の座標値520と整数化座標値530が入力され、実数の座標値520が整数化されたために生じる座標誤差550を比較回路56に出力する。X方向の座標誤差を $E_x$ 、Y方向の座標誤差を $E_y$ とすれば、座標誤差( $E_x$ ,  $E_y$ )は、下記(数8)によって算出される。

【0055】

【数8】

$$\begin{aligned} E_x &= |X_{real} - X_{int}| \\ E_y &= |Y_{real} - Y_{int}| \end{aligned}$$

【0056】ここで、 $| |$ は絶対値をとる演算を示す。以後、 $| |$ を、絶対値をとる演算子として用いる。 $E_x$ 及び $E_y$ は、0~0.5の値をとる。比較回路56は、座標誤差 $E_x$ 、 $E_y$ と予め決められた所定の値とを比較する。比較回路56は、座標誤差 $E_x$ 及び $E_y$ が共に上記所定の値よりも小さい場合に「1」となる信号560をアクセス回路57に出力する。

【0057】アクセス回路57は、第1画像メモリ6をアクセスする。第1画像メモリ6のアドレスは、アドレス生成回路54からアクセス回路57に出力されるアドレス540によって指定される。アクセス回路57による高密度画像データ500の第1画像メモリ6への格納は、判定信号701が「0」でかつ信号560が

「1」である場合にのみ行われる。すなわち、高密度画像データ500内の任意の画素の第1画像メモリ6への写像は、その画素が新規走査領域に含まれる画素でかつ座標誤差 $E_x$ 及び $E_y$ が共に上記所定の値よりも小さいという条件を満たす場合にのみ行われる。この条件を満たさない画素は、第1画像メモリ6へ写像されない。この第1画像メモリ6上の格納済み領域に新規な画像データを格納しないメモリ制御を行うことにより、累積位置誤差を含む走査位置が入力されても、手動で往復した一筆書き走査によって順次重ねて読み取る際に、累積位置誤差の小さい状態の画像データが優先して第1画像メモリ6に格納されるので、第1画像メモリ6上には常に走査位置誤差の小さい画像が格納される。この格納データを位置ずれ検出に用いれば、歪みの小さい接続合成画像が得られ、平面画像の品位が向上する。

【0058】図11は高密度画像データの画像メモリへの写像動作の説明図である。図11(a)は、高密度画像データ500を示す。図11(a)において、黒ドットは各画素P、Q、R、Sの座標値である。高密度画像データ500の画素密度は、最小で16画素/mmである。図11(b)は、第1画像メモリ6の画素を示す。図11(b)において、黒ドットは画素Wの座標値である。距離Uは、写像回路5の比較回路56において用いられる所定の値を示している。第1画像メモリ6は、画素密度が8画素/mmの画像データを格納する。図11(c)は、高密度画像データ500(図11(a))と第1画像メモリ6の画素(図11(b))を同一の座標系で重ねた場合の例である。図11(c)の場合、高密度画像データ500の各画素P、Q、R、Sの各座標値は、領域Tの外側にあるため、画素P、Q、R、Sのいずれも第1画像メモリ6の画素Wには写像されない。すなわち、第1画像メモリ6の中に、原稿読み取り領域であるにも関わらず写像されない画素(写像抜け画素)が存在することになる。写像抜け画素は、領域

Tを広げることによって無くすることができる。しかし、領域Tを広げると写像時の座標誤差が大きくなるので、第1画像メモリ6に写像された画像の歪みが大きくなる。画像の歪みの点からすると、領域Tは狭いほど良い。

【0059】写像抜け画素を無くするための距離Uの上限値U<sub>max</sub>は、第1画像メモリ6の画素ピッチを単位として下記(数9)によって表される。

【0060】

【数9】

$$U_{\max} = (\sqrt{2}/2) / 2 \\ \approx 0.35$$

【0061】本実施の形態1においては、第1画像メモリ6の画素密度は8画素/mmであるので、単位は1/8mmとなる。距離Uを0.35とすることにより、写像抜け画素を無くすることができる。ある程度の写像抜け画素の発生を許容して、画像ひずみを低減することに重点を置く場合には、距離Uは0.3~0.35の範囲に設定すればよい。距離Uを0.3以下にすると、写像抜け画素が多発し、再現画像の画質が著しく低下する。

【0062】図2に示す位置ずれ検出回路7の動作説明に戻る。図8は相関テーブル67の説明図である。画像相関回路72について、主に図8を用いて説明する。図8(a)は相関処理の対象となる相関位置の説明図、図8(b)は相関テーブルの説明図である。位置補正回路74に入力されるiライン目の走査位置座標300をP10(X1, Y1)、P20(X2, Y2)とし、位置補正量703をΔXoffset<sub>i</sub>、ΔYoffset<sub>i</sub>とする。位置補正回路74は、走査位置座標300及び位置補正量703を用い、下記(数10)によって補正位置座標710のP11(X3, Y3)、P21(X4, Y4)を算出する。

【0063】

【数10】

$$\begin{aligned} X3 &= X1 + \Delta X \text{ offset}_i \\ Y3 &= Y1 + \Delta Y \text{ offset}_i \\ X4 &= X2 + \Delta X \text{ offset}_i \\ Y4 &= Y2 + \Delta Y \text{ offset}_i \end{aligned}$$

【0064】画像相関回路72は、重なり領域検出回路71からの判定信号701が「1」の場合(すなわち、被処理画素が重なり走査領域に含まれている場合)にのみ、被処理画素について相関値を算出し、相関テーブルの更新を行う。被処理画素の座標に対応する第1画像メモリ6中の画素P<sub>n</sub>を着目画素とする。相関値の算出は、被処理画素の座標を微小値だけ増減した座標に対応する第1画像メモリ6中の画素データと被処理画素の画素データとの差分値を算出することによって行われる。

【0065】着目画素P<sub>n</sub>の座標を(X<sub>n</sub>, Y<sub>n</sub>)、微小座標値をΔh<sub>x</sub>、Δh<sub>y</sub>とした場合、被処理画素の相

関値算出の対象となる画素データP<sub>h</sub>の座標(X<sub>h</sub><sub>mn</sub>, Y<sub>h</sub><sub>mn</sub>)は、下記(数11)によって算出される。

【0066】

【数11】

$$\begin{aligned} X_h &= [X_n + \Delta h_x \times m] \\ Y_h &= [Y_n + \Delta h_y \times n] \end{aligned}$$

【0067】ここで、m、nは、それぞれ-1、0、1の値をとる。また、[ ]は、小数点以下を四捨五入する演算を示す。図8(a)において、P12→P22

10 は、m=1、n=1の場合の相関値を算出する1ラインの位置を示している。この相関値算出の対象座標に対応する相関テーブルの値をh(m, n)とすると、図8(b)に示す相関テーブルが作成される。

【0068】高密度化画像データ500の1ライン中の画素番号をj、データ値をD<sub>nj</sub>、第1画像メモリ6中の相関値算出の対象となる画素データをD<sub>hjm</sub>とすれば、各相関テーブルの値h(m, n)は、下記(数12)によって算出される。

【0069】

【数12】

$$h(m, n) = h_o(m, n) + |D_{nj} - D_{hjm}|$$

【0070】ここで、h<sub>o</sub>(m, n)は、画素番号(j-1)までの相関値計算によって生成された相関テーブルの値である。1ラインの相関値計算を開始する前に、相関テーブルの値は全て「0」に初期化される。

【0071】画像相関回路72は、上記の相関値計算を、高密度化画像データ500中の1ラインの全ての画素について行うことにより、相関テーブルを完成させる。また、相関値算出の対象座標は、上記(数10)によって算出される補正位置座標710である。

【0072】画像相関回路72は、1ラインの相関値の計算が終了した時点で、h(m, n)の最小値を保持する(m<sub>min</sub>, n<sub>min</sub>)を検索し、オフセット値702として補正量算出回路73に出力する。相関テーブル中に複数の最小値が存在し、その最小値に(m<sub>min</sub>, n<sub>min</sub>)=(0, 0)が含まれる場合には、(0, 0)の最小値が優先して用いられる。相関テーブル中の相関値h(m<sub>min</sub>, n<sub>min</sub>)が最も小さいということは、(Δh<sub>x</sub>×m<sub>min</sub>, Δh<sub>y</sub>×n<sub>min</sub>)の微小値を各画素の座標に加算して写像した場合に、第1画像メモリ6中の画像とこれから写像しようとするラインの画像とが最もよく一致することを示している。また、複数の最小値が存在し、その最小値に相関窓の中心が含まれる場合には、オフセット値702は「0」とする。例えば、3×3の相関窓を設定すれば、h(0, 0)が相関窓の中心となる。ここで、m、nは、それぞれ-1、0、1の値をとるものとする。

【0073】補正量算出回路73は、オフセット値702(m<sub>min</sub>, n<sub>min</sub>)を用いて下記(数13)に示す演

算を行う。ここで、オフセット値702を、 $\Delta X = \Delta h \times x \times mmin$ 、 $\Delta Y = \Delta h \times y \times nmin$ とする。

【0074】

【数13】

$$\Delta X \text{ offset}_i = \Delta X \text{ offset}_{i-1} + \Delta X$$

$$\Delta Y \text{ offset}_i = \Delta Y \text{ offset}_{i-1} + \Delta Y$$

【0075】上記(数13)において、サフィックスiは、高密度化画像データ500のiライン目の相関テーブル完成時における位置補正量703を表わす。位置補正回路74は、走査位置座標300に( $\Delta X \text{ offset}_i$ ,  $\Delta Y \text{ offset}_i$ )を加算することによって走査位置座標300の補正を行い、補正位置座標710として出力する。

【0076】次に、補正情報メモリ112、及び第2画像メモリ113への格納フォーマットを図12により説明する。図12(a)はライン番号と画像データとの関係を示す図、図12(b)は補正情報メモリへの格納フォーマットを示す図、図12(c)は第2画像メモリへの格納フォーマットを示す図である。図12(a)において、ラインイメージセンサ1(図1)の読み取りはライン同期信号に同期して所定の周期で行われ、ライン番号Nの画像データは、該画像データが読み取り開始(0ライン)からNライン目に読み取られたものであることを示している。

【0077】図12(b)において、補正情報メモリには、ラインごとに、ラインイメージセンサの両端の画素の座標( $X_{si}$ ,  $Y_{si}$ ,  $X_{ei}$ ,  $Y_{ei}$ ,  $i=1 \sim N$ )と、該座標に対応する位置補正量 $\Delta X \text{ offset}_i$ ,  $\Delta Y \text{ offset}_i$ ,  $i=1 \sim N$ (以下 $X \text{ off}_i$ ,  $Y \text{ off}_i$ と略記する)とを格納するようにしている。

【0078】図12(c)において、第2画像メモリには、ラインごとに、ビット数Nでデジタル化された濃淡画像データ $d0i d1i d2i \dots d_{ni}$ ,  $i=1 \sim N$ を格納するようにしている。ここでビット数Nは、濃淡画像データの必要な階調数に応じて適宜選択される。

【0079】次に、このように構成された画像処理装置100の読み取り動作をまず説明し、次いで読み取られた画像データをパソコン200により読み出して再生する動作を説明する。

【0080】まず、図1~12に従い、画像処理装置100の読み取り動作を説明する。読み取り部Bを、図5に示すように走査せしめると、ラインイメージセンサ1は所定の周期で(ラインごとに)原稿9の濃淡画像データを出力する。このアナログ出力はアンプ102で増幅され、A/D変換器103でデジタル化された濃淡画像データ400に変換される。このデジタル画像データ400は第2画像メモリ113にラインごとに格納されるとともに、画像バッファ4に一時記憶される。一方、走査位置検出回路3は、車輪31, 32の回転数から走査

位置座標300を検出してこれを出する。この走査位置座標300は補正情報メモリ112にラインごとに格納される。画像バッファ4は、走査位置座標300と同期して対応する濃淡画像データ400を出力する。

【0081】位置ずれ検出回路7は、逐次入力される走査位置座標300のうち、重なり走査領域外のものは補正せずに、重なり走査領域内のものは、その位置ずれを補正して、補正走査位置座標710を出力する。写像回路5は、この補正走査位置座標710から、1走査ラインの各画素データ $P_n$ のメモリアドレス $ADR_n$ を生成し、第1画像メモリ6のメモリ65に、濃淡画像データ400のうち写像対象となる画素データ $P_n$ を2値化回路105bを介して格納する。この際に、走査確認情報も同時に第1画像メモリ6のメモリ66に格納する。

【0082】一方、画像バッファ4から出力された濃淡画像データ400は、2値化回路105aで2値化される。この2値化された画像データを入力されて、位置ずれ検出回路7は、第1画像メモリ6のメモリ66から読み出した走査確認情報から、該画像データが重なり走査領域内のものであるか否かを検出し、重なり走査領域内のものであれば、該画像データと第1画像メモリ6のメモリ66から読み出した格納データ64とから走査位置座標の位置補正量703を算出し、この位置補正量703に基づき、上記走査位置座標300の補正を行う。この位置補正量703( $X \text{ off}_i$ ,  $Y \text{ off}_i$ )は補正情報メモリ112に走査位置座標300に対応させて格納される。

【0083】次に、このように読み取られた画像データをパソコン200により読み出して再生する動作を説明する。図1, 図12において、読み取られた画像データを再生するには、CPU203により、第2画像メモリ113からライン番号ごとに画像データ $d0i d1i d2i \dots d_{ni}$ を、補正情報メモリ112からライン番号ごとにラインイメージセンサの両端の画素の座標( $X_{si}$ ,  $Y_{si}$ ,  $X_{ei}$ ,  $Y_{ei}$ )と位置補正量( $X \text{ off}_i$ ,  $Y \text{ off}_i$ )とを順次読み出す。次いで、CPU203で、ラインイメージセンサの両端の画素の座標( $X_{si}$ ,  $Y_{si}$ ,  $X_{ei}$ ,  $Y_{ei}$ )から各画素の座標を算出し、この算出した各画素の座標を位置補正量( $X \text{ off}_i$ ,  $Y \text{ off}_i$ )で補正する。次いで、同じライン番号同士の補正後の各画素の座標と画像データ $d0i d1i d2i \dots d_{ni}$ とを対応させて平面画像データを再生し、この平面画像データに基く画面を構築して、これを画面情報として、フレームメモリ204に順次送出する。この送出を受け、フレームメモリ204は、この画面情報を一時的に記憶しながら、CRT205に、CPU203により再生された画像を表示する。このようにして再生される画像は、濃淡画像であり、かつ画像の接続を位置ずれ補正したものとなっている。

【0084】次に、第1画像メモリ6, 第2画像メモリ113, 補正情報メモリ112の所要の記憶容量について

て説明する。第1画像メモリ6の所要の記憶容量は、2値化されているため、約1Mバイト（1回の走査用512Kバイト+重なり走査用512Kバイト）である。これに対し、第2画像メモリ113の所要の記憶容量は、A/D変換回路103でデジタル変換される濃淡画像データ400のビット数が例えば8ビットである場合、4Mバイトとなる。

【0085】一方、補正情報メモリ112の所要の記憶容量は、無視しうる程度に小さい。従って、第1画像メモリ6の所要の記憶容量は、第2画像メモリ113を備えず、第1画像メモリ6のみを備えるものと仮定した場合の約1/4となっている。また、第2画像メモリ113の所要の記憶容量4Mバイトは、通常のパソコンの主メモリで充分賄うことができる記憶容量である。このように、第1画像メモリ6への格納ビットを第2画像メモリ113への格納ビットより少なくすることで第1画像メモリ6の記憶容量を低減できる効果がある。

【0086】以上のように、本実施の形態1においては、ラインごとに原稿の濃淡画像データ400を読み取るとともに、濃淡画像データ400に対応する走査位置座標300を検出し、画像データを第1画像メモリ6に写像するに際し、読み取った濃淡画像データ400を2値化し、重なり走査領域内の、2値化した画像データと第1画像メモリ6に格納された画像データ64とから走査位置の位置ずれを補正するようにし、かつラインごとの検出された走査位置座標300と該走査位置座標300に対応する位置補正值703とを格納する補正情報メモリ112と、ラインごとの読み取られた濃淡画像データ400を格納する第2画像メモリ113とを備えるようにしたので、補正情報メモリ112をパソコン等の外部コンピュータに接続し、該外部コンピュータのメモリを上記第2画像メモリ113として利用することにより、該外部コンピュータで、補正情報メモリ112から走査位置座標300と該走査位置座標に対応する位置補正值703を、第2画像メモリ113から濃淡画像データ400をそれぞれ読み出して、読み取った濃淡画像を接続部での位置ずれを補正した状態で再生することができ、かつ内部メモリとして備える必要がある第1画像メモリ6の記憶容量を小さく抑えることができる。その結果、メモリコストを低減した濃淡画像を読み取り可能な画像処理装置を提供できる。

【0087】また、本実施の形態1では、第1画像メモリ6、補正情報メモリ112、及び第2画像メモリ113といった記憶手段をメモリで構成したので、構成を簡素化することができる。

【0088】実施の形態2。図13は本発明の実施の形態2による画像処理装置の構成を示すブロック図であり、図において、図1と同一符号は同一又は相当する部分を示しており、116は単色化回路である。本実施の形態2においては、ラインイメージセンサ1は、R（レ

ッド）、G（グリーン）、B（ブルー）3原色の濃淡画像データ400a、400b、400cを読み取るものであり、第2画像メモリ113は、ラインごとの読み取られたR、G、B3原色の濃淡画像データ400a、400b、400cを格納するものであり、かつ単色化回路116で、R、G、B3原色の濃淡画像データ400a、400b、400cを単色化して接続処理回路11に入力するようにした点が実施の形態1と異なり、その他の点は実施の形態1と同様である。

10 【0089】図14は、図13の第2画像メモリ113への格納フォーマットを示す図であり、図において、ライン番号ごとに、R画像データRd0iRd1i…Rdni、G画像データGd0iGd1i…Gdni、及びB画像データBd0iBd1i…Bdni、 $i=1\sim n$ を格納するようにしている。

【0090】図16(a)は、図13のラインイメージセンサ1の構成を模式的に示す上面図であり、図において、R、G、B各原色の検出領域はラインイメージセンサ1の幅方向に並行して設置されており、各々の検出領域が図4に示すように、その長手方向に1列に配置された画素で構成されている。

【0091】単色回路116について、さらに詳細に説明する。単色化の変換は、例えば、単色輝度データをYとすると、 $Y=0.30\times R+0.59\times G+0.11\times B$ なる変換によって単色輝度データYを生成することにより行う。ハードウェアを小さくするため、ビットシフト演算で実現できるように、近似的に $Y=(R+2G+B)\div 4$ としてもよい。

【0092】このように構成された本実施の形態2による画像処理装置100では、CPU203で、第2画像メモリ113からライン番号ごとにR画像データRd0iRd1i…Rdni、G画像データGd0iGd1i…Gdni、及びB画像データBd0iBd1i…Bdniを、補正情報メモリ112からライン番号ごとにラインイメージセンサの両端の画素の座標(Xsi、Ysi、Xei、Yei)と位置補正值(Xoffi、Yoffi)とを順次読み出し、実施の形態1と同様に処理することにより、CRT205に接続部での位置ずれを補正したカラー画像を表示することができる。

40 【0093】ここで、第2画像メモリ113の所要の記憶容量は、A/D変換回路103でデジタル化されたR、G、B3原色の濃淡画像データ400a、400b、400cのビット数が例えば8ビットである場合、12Mバイトである。従って、第1画像メモリ6の所要の記憶容量は、第2画像メモリ113を備えず、第1画像メモリ6のみを備えるものと仮定した場合の約1/12となる。また、第2画像メモリ113の所要の記憶容量12Mバイトは、通常のパソコンの主メモリで充分賄うことができる記憶容量である。

50 【0094】以上のように、本実施の形態2において

は、ラインイメージセンサ1が、R、G、B3原色の画像データ400a、400b、400cをそれぞれ読み取るものであり、第2画像メモリ113が、ラインごとの読み取られたR、G、B3原色の濃淡画像データ400a、400b、400cを格納するものであり、かつ上記R、G、B3原色の濃淡画像データ400a、400b、400cを単色化して接続回路11に入力するようにしたので、補正情報メモリ112をパソコン等の外部コンピュータに接続し、該外部コンピュータのメモリを第2画像メモリ113として利用することにより、該外部コンピュータで、補正情報メモリ112から走査位置座標300と該走査位置座標に対応する位置補正值703を、第2画像メモリからR、G、B3原色の画像データ400をそれぞれ読み出して、読み取ったR、G、B3原色の画像を接続部での位置ずれを補正した状態で再生することができ、かつ内部メモリとして備える必要がある第1画像メモリ6の記憶容量を小さく抑えることができる。その結果、メモリコストを低減したカラー画像を読み取り可能な画像処理装置を提供できる。

【0095】実施の形態3. 図15は本発明の実施の形態3による画像処理装置の構成を示すブロック図であり、図において、図13と同一符号は同一又は相当する部分を示している。本実施の形態3においては、ラインイメージセンサ1で読み取ったR、G、B3原色の画像データ400a、400b、400cを単色化して接続回路11に入力する代わりに、G原色画像データ400bを接続回路11に入力するようにしている点が実施の形態2と異なり、その他の点は実施の形態2と同様である。これにより、G原色の濃淡画像データ400cはグレーの濃淡画像に近いことから、単色化手段を必要とすることなく、メモリコストを低減したカラー画像を読み取り可能な画像処理装置を提供できる。

【0096】なお、上記実施の形態2、3においては、カラー画像データとして、R、G、Bの画像データを用いる場合を説明したが、シアンCy、グリーンG、イエローYeを用いてもよい。かかる場合、ラインイメージセンサ1は、図16(b)に示すように、シアンCy、グリーンG、イエローYeの検出領域がラインイメージセンサ1の幅方向に並行して設置され、各々の検出領域が図4に示すように、その長手方向に1列に配置された画素で構成される。ここで、各検出領域を構成するカラー分光フィルタとしては、製造工程を少なくするためにシアンCy、イエローYeの2種類の分光フィルタを用い、グリーンGの検出領域はシアンCyの分光フィルタとイエローYeの分光フィルタとの重なり領域で構成するようにしてもよい。また、図13、図15において、R画像データ、G画像データ、B画像データに代えて、シアンCy画像データ、グリーンG画像データ、イエローYe画像データが用いられ、図14の第2画像メモリ113の格納フォーマットも、シアンCy画像データ、

グリーンG画像データ、イエローYe画像データに対応したものとなり、図15においては、G画像データが、実施の形態3と同様に選択される。

【0097】また、このシアンCy、グリーンG、イエローYeの画像データを用いる場合において、ラインイメージセンサ1を、図16(c)に示すように、該ラインイメージセンサ1の各画素をシアンCy、グリーンG、イエローYe、ホワイトWの各検出領域で構成するようにしてもよい。かかる場合、ホワイトW画像データが第1画像メモリ6に格納され、シアンCy、グリーンG、イエローYeの各画像データが第2画像メモリ113に格納される。このように、ラインイメージセンサ1で検出される複数のカラー画像データのうち、1つの画像データを第1画像メモリ6に格納するようにすることにより、該第1画像メモリ6の記憶容量を低減することができる。

【0098】また、上記実施の形態2、3、及び上記他の実施の形態の説明では、ラインイメージセンサ1の検出面を複数のカラー画像データの各色の検出領域に分割するようにしたが、ラインイメージセンサ1の検出領域を1つとし、原稿9を照射する光源を、時分割により、複数のカラー画像データの各色を順次発光するようにしてもよい。

【0099】また、上記実施の形態1～3では、第2画像メモリ113には検出された濃淡画像データを、第1画像メモリ6には検出された濃淡画像データを2値化して、それぞれ格納する場合を説明したが、第2画像メモリ113には検出されたM値の濃淡画像データを、第1画像メモリ6には検出されたM値の濃淡画像データをM値より小さいN値の画像データに変換して、それぞれ格納するようにしてもよい。かかる場合においても、第2画像メモリ113を備えず、第1画像メモリ6のみを備えるものと仮定した場合に比べて、第1画像メモリ6の所要の記憶容量を低減することができる。

【0100】実施の形態4. 図17は、本発明の実施の形態4による画像処理装置の詳細な構成を示すブロック図であり、図において、図13と同一符号は同一又は相当する部分を示している。既に、実施の形態2において、画像を接続するための補正情報を単色画像データから抽出し、この補正情報に基づいてカラー画像を接続合成する場合の構成例を記述したが、本実施の形態4は、ハンドスキャナで読み取った画像データの処理を、図13に示すパソコン200を用いることなく実現する場合の構成例を示すもので、実施の形態2とは以下の点が異なっているものである。

【0101】すなわち、本実施の形態4においては、図13に示す、ライン番号に対応させて画像データを格納する第2画像メモリ113、及びライン番号に対応させて走査位置と走査位置の位置ずれ補正值とを格納する補正情報メモリ112に代えて、位置ずれ補正後の走査位

置に対応させて画像データを格納する第2画像メモリ  
(第2画像記憶手段)900を設け、ラインイメージセンサ1で読み取ったR、G、B3原色の画像データ400a、400b、400cを単色化して接続処理回路111に入力する単色化回路116に代えて、ラインイメージセンサ1で読み取ったR、G、B3原色の画像データ400a、400b、400cを輝度(Y)データ(以下Yデータと記載する)803、色差(R-Y)データ(以下R-Yデータと記載する)802、及び色差(B-Y)データ(以下B-Yデータと記載する)801に変換し、Yデータ803を接続処理回路111に入力する輝度/色差変換回路800と、輝度/色差変換回路800で変換されたR-Yデータ801、B-Yデータ802を間引くとともに、この間引いたR-Yデータ811、及びB-Yデータ812を、接続処理回路111の写像回路5(図2参照、第1の写像手段)で用いる格納アドレスADRNを間引いて生成した格納アドレスC\_\_ADRNを用いて第2画像メモリ900に格納するデータ削減回路810(色画像データ削減手段、第2の写像手段)とを設けている。

【0102】また、図2において、接続処理回路111の2値化回路105a、105bを省略し、Yデータ803をそのままの階調数(本実施の形態4では、例えば128階調としている)で第1画像メモリ6に格納するようにしている。なお、このように2値化回路105a、105bを省略しても、接続処理回路111の接続処理動作は、第1画像メモリ6が必要とする記憶容量が増大する点を除き、実施の形態1で述べたのと同様である。

【0103】また、外部からインタフェース114を介して、第1画像メモリ6に格納されたYデータ、及び第2画像メモリ900に格納されたR-Yデータ、及びB-Yデータを、接続処理回路111、及びデータ削減回路810を用いてそれぞれ読み出せるようにしている。

【0104】図18はデータ削減回路810におけるR-Yデータ、及びB-Yデータの間引き処理を説明するための模式図であって、図18(a)は第1画像メモリにおけるYデータの格納状態を表す図、図18(b)は第2画像メモリにおけるR-Yデータの格納状態を表す図、図18(c)は第2画像メモリにおけるB-Yデータの格納状態を表す図であり、図において、1001は各画像メモリの単位記憶領域(1つの画素に対応する画像データを記憶する領域)、Ya~Ydは第1画像メモリの隣接する4つの単位記憶領域1001にそれぞれ格納されたYデータ、RYaは第2画像メモリの単位記憶領域1001に格納された、YデータYaに対応するR-Yデータ、BYaは第2画像メモリの単位記憶領域1001に格納された、YデータYaに対応するB-Yデータを示している。

【0105】図19はR-Yデータ、及びB-Yデータ

の第2画像メモリ900への格納フォーマットを示す図である。図において、C\_\_ADRN(a)、...C\_\_ADRN(n)、...は格納アドレス、RYa(7)~RYa(0)BYa(7)~BYa(0)、...RYn(7)~RYn(0)BYn(7)~BYn(0)...は第2画像メモリへ格納するデータ(以下格納データと記載する)を表しており、R-Yデータ、及びB-Yデータを1対とし、該1対のデータを1つの格納アドレスC\_\_ADRNに対応させるようにして、第2画像メモリに格納するようにしている。本実施の形態4では、例えば、この格納データを、16ビットのデータからなるものとし、該格納データを構成するR-Yデータ、及びB-Yデータを、それぞれ8ビットのデータからなるものとしている。なお、第2画像メモリにおいて、格納データに許容されるビット数が不足する場合には、R-YデータとB-Yデータとを異なるアドレスに格納するようにしてもよい。

【0106】図20はR-Yデータ及びB-Yデータに用いる格納アドレスC\_\_ADRNの構成を示す図である。図において、Yデータに用いる格納アドレスADRNは、第1画像メモリのY方向、及びX方向(図10参照)の各アドレスADRN#、ADRN#からなり、該Y方向のアドレスADRN#、及びX方向のアドレスADRN#は、それぞれ、Y方向の画素数N、及びX方向の画素数Mに対応する2進数 $A_p A_{p-1} \dots A_1 A_0$ 、及び $A_0 A_{0-1} \dots A_1 A_0$ で表される。これに対し、R-Yデータ及びB-Yデータに用いる格納アドレスC\_\_ADRNは、第2画像メモリのY方向、及びX方向(図示せず)の各アドレスC\_\_ADRN#、C\_\_ADRN#からなり、該Y方向のアドレスC\_\_ADRN#、及びX方向のアドレスC\_\_ADRN#は、それぞれ、Yデータに用いるY方向のアドレスADRN#、及びX方向のアドレスADRN#の最下位1ビット(最下位桁)を削除して生成した2進数 $A_p A_{p-1} \dots A_1$ 、及び $A_0 A_{0-1} \dots A_1$ で表される。従って、R-Yデータ及びB-Yデータに用いる格納アドレスC\_\_ADRNは、アドレス数がYデータに用いる格納アドレスADRNのアドレス数の1/4となるよう間引かれたものとなっている。

【0107】図21は本実施の形態4におけるYデータ803の第1画像メモリ6での格納状態を示す模式図である。図において、図6と同一符号は同一又は相当する部分を示し、本実施の形態4では、Yデータが128階調の濃淡画像データであるため、1画素当たりの画像データの記憶ビットを8ビットとしている。

【0108】次に、以上のように構成された画像処理装置の動作を図17、18を用いて説明する。これらの図において、ラインイメージセンサ1で読み取られたR画像データ400a、G画像データ400b、及びB画像データ400cは、輝度/色差変換回路800でYデータ803、R-Yデータ802、及びB-Yデータ80

1に変換される。この変換は、以下の式に基づいて演算することにより行われる。

【0109】

【数14】

$$\begin{aligned} Y &= 0.30R + 0.59G + 0.11B \\ R-Y &= 0.70R - 0.59G - 0.11B \\ B-Y &= 0.30R - 0.59G + 0.89B \end{aligned}$$

【0110】このうち、Yデータ803は、接続処理回路111に出力される。接続処理回路111は、実施の形態1と同様の処理によって、Yデータ803と、第1画像メモリ6に格納した格納データ64とから位置ずれを検出し、該検出した位置ずれにより走査位置を補正しながらYデータ803を、写像データPnとして第1画像メモリ6の格納アドレスADRnに逐次格納する。

【0111】一方、R-Yデータ802、及びB-Yデータ801は、データ削減回路810に出力される。データ削減回路810は、図18に示すように、第1画像メモリ6において隣接する4つの単位記憶領域1001に格納される4つのYデータYa~Ydに対し、1つのYデータYaに対応するR-YデータRYa、及びB-YデータBYaのみを残すようにして、R-Yデータ802、及びB-Yデータ801のデータを1/4に間引くとともに、上記接続処理回路111から入力される格納アドレスADRnを、図20に示すように、R-Yデータ及びB-Yデータの間引き処理に対応するよう間引いて格納アドレスC\_\_ADRnを生成し、この格納アドレスC\_\_ADRnを用いて、上記間引いたR-Yデータ812、及びB-Yデータ811を、図19に示すように、写像データとして第2画像メモリ900に逐次格納する。この間引き処理は、人間の目には、色差情報は輝度情報に比べ感じ難いため、色差情報の情報量を削減しても画質が損なわれないという人間の目の特性を利用するもので、既にTV放送等のNTSC方式などでは実施されているものである。

【0112】次に、以上のようにして格納した画像データを使用するには、インタフェース114を介して、接続処理回路111、及びデータ削減回路810により、第1画像メモリ6、及び第2画像データ900から、Yデータ、並びにR-Yデータ及びB-Yデータをそれぞれ読み出し、この読出したYデータ、R-Yデータ、及びB-Yデータを、以下の式に基づいて演算することにより、R、G、B、3原色画像データに変換する。

【0113】

【数15】

$$\begin{aligned} R &= (R-Y) + Y \\ B &= (B-Y) + Y \\ G &= -0.51(R-Y) - 0.19(B-Y) + Y \end{aligned}$$

【0114】この変換の際には、図18(b)、図18(c)に点線で示すように、4つのYデータYa~Ydに対し、間引いて1つ残したR-YデータRYa、及びB-

YデータBYaを用いるようにする。この変換したR、G、B、3原色画像データを用いて画像を再生することにより、接続合成されたカラー画像が再生される。

【0115】これにより、色差画像データ(R-Yデータ、及びB-Yデータ)を格納するのに要する第2画像メモリ900の記憶容量を、間引き処理を行わない場合に比べて、1/4に削減することができる。その結果、カラー画像を読み取るのに必要なメモリ容量は、モノクロ画像に対して3.0倍必要であったものが、削減されて1.5倍で済む。

【0116】なお、上記の説明では、色差画像データを、残った1つのデータの値で他の3つのデータを代表するようにして間引いているが、間引いて残ったデータの値は間引きの対象となるデータ群の値を近似的に代表することが可能なものであればよく、例えば、間引きの対象となるデータ群(本実施の形態4では4つのデータの)の平均値を代表値としてもよい。また、上記の説明では、1/4に間引いているが、間引く程度は、必要とされる画質等に応じて適宜選択することができる。

【0117】また、画像処理装置が、文字情報の読み取り専用で用いられるものである場合には、接続処理回路111を実施の形態1と同様に2値化回路を有するものとすることができる。かかる場合には、さらに、第1画像メモリ6の容量を低減することができる。

【0118】また、上記の説明では、カラー画像データの濃淡画像データ、及び色画像データとして、輝度データ、及び色差画像データを用いるようにしているが、L\*a\*b\*(Lスター、aスター、bスター)の表色系、若しくはL\*u\*v\*(Lスター、uスター、vスター)の表色系などを用い、輝度画像データに代えて明度画像データを、色差画像データに代えて色相画像データ、及び彩度画像データを用いても良い。かかる場合は、演算量は多くなるが、上記と同様に色画像データを間引くことができ、メモリの容量を削減することができる。

【0119】また、上記の説明では、色差画像データを間引くことにより該色差画像データのデータ量を削減するようにしているが、色差画像データを、後で輝度画像データとともに用いてカラー画像データを再生できる状態に保持するようにして、該色差画像データのデータ量を削減すればよく、例えば、以下に述べるように、色差画像データを圧縮することにより該色差画像データのデータ量を削減するようにしてもよい。

【0120】すなわち、位置ずれ量をリアルタイムに補正しながら画像を接続合成するには、画像関連処理を行う対象画像として、ビットマップ構造が処理速度の観点から有利となる。よって、輝度画像データに可変長の圧縮を施し、ビットマップ構造を崩すことは圧縮、伸長の処理を同時にする必要があり、速度が遅くなる問題がある。



【0121】しかし、色差画像データは、位置ずれの補正を行いながら接続合成を行う接続処理回路111に連動しなくても良く、上記輝度画像データにおけるような問題は生じないため、該色差画像データを、JPEG、DPCM、ベクトル量子化、算術符号化などの圧縮方法を用いて圧縮することにより、さらに色差画像データのデータ削減率を高めることができる。この場合、圧縮した色差画像データは、伸長して、輝度データとともに用いることにより、カラー画像データを再生することができる。また、輝度データ、及び色差画像データに代えて、輝度データ以外の濃淡画像データ、及び色差画像データ以外の色画像データを用いる場合も、同様に色画像データを圧縮することにより、さらに該色画像データのデータ削減率を高めることができる。また、このようにしてデータ量を削減された色画像データは、後で濃淡画像データとともに用いて、所定の品質のカラー画像データを再生できる状態を保持していればよく、必ずしも元の読み取ったカラー画像データを再生できる状態を保持している必要はない。

【0122】以上のように、本実施の形態4においては、リアルタイム処理を高速に行う必要がある処理部分では、単色の輝度データ、又は明度データを用い、高速データ処理の必要のない色差画像データ、又は彩度画像データ及び色相画像データに対しては、間引き処理、あるいは圧縮処理を施してデータ量を削減することで、メモリコストを低減したカラー画像を読み取り可能な画像処理装置を提供できる。また、カラー画像の色成分は人間の目に感じにくいものであり、この色成分を間引き、あるいは圧縮しても、人間の目の特性から、画質上十分な、カラー画像読み取り可能な画像処理装置を提供できる。

【0123】また、上記実施の形態1~4におけるラインイメージセンサで読み取った画像データの処理を、PC（パーソナル・コンピュータ）、MPU（マイクロ・プロセッサ・ユニット）、DSP（デジタル・シグナル・プロセッサ）などで、ソフトウェアを用いることによって実現しても良い。また、上記実施の形態1~4において、1つのメモリを用意し、第1画像メモリ6、及び第2画像メモリ113、900を該1つのメモリの2つの領域で構成するようにしてもよく、さらに、補正情報メモリ112をも、該1つのメモリの他の領域で構成するようにしてもよい。

#### 【0124】

【発明の効果】以上のように、本発明によれば、所定の周期で原稿のM値濃淡画像データを読み取るとともに、M値濃淡画像データに対応する走査位置を検出し、画像データを第1画像記憶手段に写像するに際し、読み取ったM値濃淡画像データをM値より小さいN値の画像データに変換し、重なり走査領域内の、N値画像データと第1画像記憶手段に格納された画像データとから走査位置

の位置ずれを補正するようにし、かつ上記所定の周期ごとの上記補正された走査位置を得るための補正情報を格納する補正情報記憶手段と、上記所定の周期ごとの上記読み取られたM値濃淡画像データを格納する第2画像記憶手段とを備えるようにしたので、上記補正情報記憶手段をパソコン等の外部コンピュータに接続し、該外部コンピュータのメモリを上記第2画像記憶手段として利用することにより、該外部コンピュータで、補正情報記憶手段から補正情報を、第2画像記憶手段からM値濃淡画像データをそれぞれ読み出して、読み取ったM値濃淡画像を接続部での位置ずれを補正した状態で再生することができ、かつ内部メモリとして備える必要がある第1画像記憶手段にはM値より小さいN値の画像データが格納されることから、該第1画像記憶手段の記憶容量を小さく抑えることができる。その結果、記憶手段のコストを低減した濃淡画像を読み取り可能な画像処理装置を提供できる。

【0125】また、本発明によれば、N値化手段が、2値化処理を行うようにしたので、第1画像記憶手段の記憶容量を最小限に抑えることができ、その結果、記憶手段のコストを最大限低減することができる。

【0126】また、本発明によれば、所定の周期で複数のカラー画像データを読み取るとともに、複数のカラー画像データに対応する走査位置を検出し、画像データを第1画像記憶手段に写像するに際し、読み取った複数のカラー画像データを単色画像データに変換し、重なり走査領域内の、単色画像データと第1画像記憶手段に格納された格納データとから走査位置の位置ずれを補正するようにし、かつ上記所定の周期ごとの上記補正された走査位置を得るための補正情報を格納する補正情報記憶手段と、上記所定の周期ごとの上記読み取られた複数のカラー画像データを格納する第2画像記憶手段とを備えるようにしたので、補正情報記憶手段をパソコン等の外部コンピュータに接続し、該外部コンピュータのメモリを第2画像記憶手段として利用することにより、該外部コンピュータで、補正情報記憶手段から補正情報を、第2画像記憶手段から複数のカラー画像データをそれぞれ読み出して、読み取ったカラー画像を接続部での位置ずれを補正した状態で再生することができ、かつ内部メモリとして備える必要がある第1画像記憶手段には単色画像データが格納されることから、該第1画像記憶手段の記憶容量を小さく抑えることができる。その結果、記憶手段のコストを低減したカラー画像を読み取り可能な画像処理装置を提供できる。

【0127】また、本発明によれば、所定の周期で複数のカラー画像データを読み取るとともに、複数のカラー画像データに対応する走査位置を検出し、画像データを第1画像記憶手段に写像するに際し、読み取った複数のカラー画像データのうち、1つの選択画像データを第1画像記憶手段に格納し、重なり走査領域内の、選択画像

データと第1画像記憶手段に格納された格納データとから走査位置の位置ずれを補正するようにし、かつ上記所定の周期ごとの上記補正された走査位置を得るための補正情報を格納する補正情報記憶手段と、上記所定の周期ごとの上記読み取られた複数のカラー画像データを格納する第2画像記憶手段とを備えるようにしたので、単色化手段を必要とすることなく、記憶手段のコストを低減したカラー画像を読み取り可能な画像処理装置を提供できる。

【0128】また、本発明によれば、複数のカラー画像データとして、レッド、グリーン、ブルーの画像データを読み取り、選択画像データとしてグリーンの画像データを選択するようにしたので、グリーンの画像データは単色画像データに近いことから、単色化手段を必要とすることなく、記憶手段のコストを低減したレッド、グリーン、ブルーの画像データを読み取り可能な画像処理装置を提供できる。

【0129】また、本発明によれば、複数のカラー画像データとして、シアン、グリーン、イエローの画像データを読み取り、選択画像としてグリーンの画像データを選択するようにしたので、グリーンの検出がシアン、イエローの分光フィルタを重ねることにより可能であることから、ラインイメージセンサの製造工程を少なくすることができ、さらに製造コストを低減したカラー画像を読み取り可能な画像処理装置を提供できる。

【0130】また、本発明によれば、補正情報記憶手段が、補正情報として、走査位置と該走査位置に対応する補正值とを格納するようにしたので、補正情報を読み取り周期ごとに格納すればよく、該補正情報記憶手段における格納フォーマットが簡単なものとなる。

【0131】また、本発明によれば、カラー原稿を走査して読み取られたカラー画像データと、該カラー画像データに対応する走査位置とを逐次入力し、上記カラー画像データから濃淡画像データと色画像データとを生成し、走査位置に基づいて濃淡画像データを第1画像記憶手段に格納し、重複して走査する重なり走査領域内の、上記輝度画像データと上記第1画像記憶手段に格納された格納データとから上記走査位置の位置ずれを検出し、該検出した位置ずれを補正した走査位置に基づいて上記濃淡画像データを上記第1画像記憶手段に格納し、上記補正した走査位置に基づいて上記色画像データを第2画像記憶手段に格納するようにしたので、濃淡画像データから位置ずれ補正情報を抽出し、濃淡画像データ及び色画像データを、該抽出した補正情報によって接続合成することが出来るため、カラー画像でも、モノクロと同じ演算量で位置ずれ補正した合成画像を得ることができ、回路を簡略化して製造コストを低減できるカラー読み取り可能な画像処理装置を提供できる。

【0132】また、本発明によれば、上記色画像データを、後で上記濃淡画像データとともに用いてカラー画像

データを再生できる状態に保持するようにして、該色画像データのデータ量を削減し、第2画像記憶手段に格納するようにしたので、視覚上の画質劣化を抑えながら、記憶手段の容量を削減することができるため、さらに製造コストを低減できるカラー読み取り可能な画像処理装置を提供できる。

【0133】また、本発明によれば、上記濃淡画像データとして輝度データを用い、色画像データとして色差画像データを用いるようにしたので、カラー画像データから濃淡画像データ及び色画像データを生成するための演算量を低減することができ、より一層、製造コストを低減できるカラー読み取り可能な画像処理装置を提供できる。

【0134】また、本発明によれば、上記第1画像記憶手段、上記補正情報記憶手段、及び上記第2画像記憶手段を、それぞれメモリで構成するようにしたので、記憶手段の構成を簡素化することができる。

#### 【図面の簡単な説明】

【図1】 本発明の実施の形態1による画像処理装置の構成を示すブロック図である。

【図2】 図1の画像処理装置の詳細な構成を示すブロック図である。

【図3】 図2の走査位置検出回路の動作説明図である。

【図4】 図2のラインイメージセンサの両端部画素の座標算出を示す説明図図である。

【図5】 図2のラインイメージセンサの走査領域の説明図である。

【図6】 図2の第1画像メモリの説明図である。

【図7】 図2の写像回路の構成を示すブロック図である。

【図8】 図2の相関テーブルの説明図である。

【図9】 図1の画像処理装置における画素密度変換の説明図である。

【図10】 図2の第1画像メモリのアドレス配置図である。

【図11】 図1の画像処理装置における高密度化画像データの第1画像メモリへの写像動作の説明図である。

【図12】 図1の画像処理装置におけるライン番号と画像データとの関係を示す図(図12(a))、補正情報メモリへの格納フォーマットを示す図(図12(b))、及び第2画像メモリへの格納フォーマットを示す図(図12(c))である。

【図13】 本実施の形態2による画像処理装置の詳細な構成を示すブロック図である。

【図14】 図13の画像処理装置における第2画像メモリへの格納フォーマットを示す図である。

【図15】 本実施の形態3による画像処理装置の詳細な構成を示すブロック図である。

【図16】 図13、図15のラインイメージセンサの

構成を模式的に示す上面図(図16(a)), 及び他の実施の形態におけるラインイメージセンサの構成を模式的に示す上面図(図16(b), 図16(c))である。

【図17】 本実施の形態4による画像処理装置の詳細な構成を示すブロック図である。

【図18】 図17のデータ削減回路におけるR-Yデータ、及びB-Yデータの間引き処理を説明するための模式図であって、第1画像メモリにおけるYデータの格納状態を表す図(図18(a))、第2画像メモリにおけるR-Yデータの格納状態を表す図(図18(b))、及び第2画像メモリにおけるB-Yデータの格納状態を表す図(図18(c))である。

【図19】 R-Yデータ、及びB-Yデータの第2画像メモリへの格納フォーマットを示す図である。

【図20】 R-Yデータ及びB-Yデータに用いる格納アドレスC\_ADR<sub>n</sub>の構成を示す図である。

【図21】 本実施の形態4におけるYデータの第1画像メモリでの格納状態を示す模式図である。

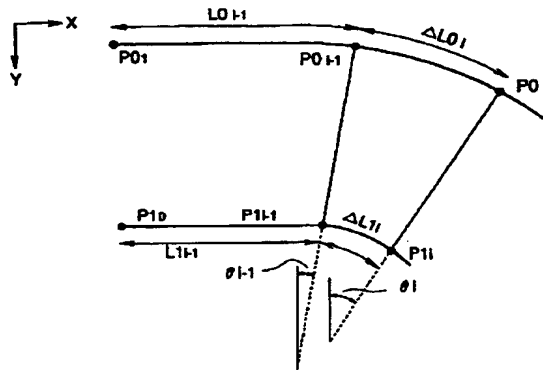
#### 【符号の説明】

- 1 ラインイメージセンサ
- 2 a, 2 b エンコーダ
- 3 走査位置検出回路
- 4 画像バッファ
- 5 写像回路
- 6 第1画像メモリ
- 7 位置ずれ検出回路
- 31, 32 車輪
- 33, 35 位置カウンタ
- 37 位置座標検出回路
- 51 画素密度変換回路
- 52 座標値算出回路
- 53 整数化回路
- 54 アドレス生成回路
- 55 誤差算出回路
- 56 比較回路
- 57 アクセス回路
- 61 写像データ
- 62 写像アドレス
- 63 相関検出アドレス
- 64 格納済データ
- 65 平面画像データ格納領域(メモリ65)
- 66 走査確認情報格納領域(メモリ66)
- 67 相関テーブル
- 71 重なり領域回路

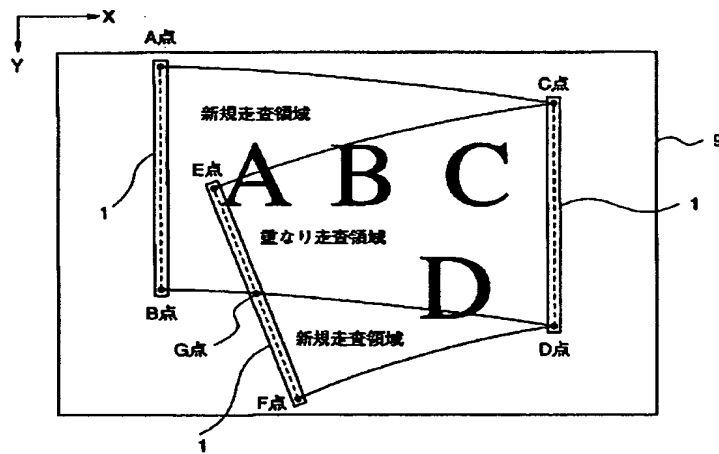
- 72 画像相関回路
- 73 補正量算出回路
- 74 位置補正回路
- 100 画像処理装置
- 102 アンプ
- 103 A/D変換回路
- 104 筐体
- 105 a, 105 b 2値化回路
- 111 接続処理回路
- 10 112 補正情報メモリ
- 113 第2画像メモリ
- 114 インタフェース
- 116 単色化回路
- 200 パソコン
- 201 バス
- 202 ハードディスクドライブ
- 203 CPU
- 204 フレームメモリ
- 205 CRT
- 20 300 走査位置座標
- 341, 361 パルス
- 400 濃淡画像データ
- 400 a R画像データ
- 400 b G画像データ
- 400 c B画像データ
- 701 判定信号
- 702 オフセット値
- 703 位置補正量
- 710 補正走査位置座標
- 30 800 輝度/色差変換回路
- 801 色差(B-Y)データ
- 802 色差(G-Y)データ
- 803 輝度(Y)データ
- 810 データ削減回路
- 811 間引いた色差(B-Y)データ
- 812 間引いた色差(R-Y)データ
- 814 色差データ転送経路
- 900 第2画像メモリ
- 1001 単位記憶領域
- 40 ADR<sub>n</sub> 格納アドレス
- B 画像読み取り部
- C\_ADR<sub>n</sub> 間引いた格納アドレス
- P<sub>n</sub> 画素データ



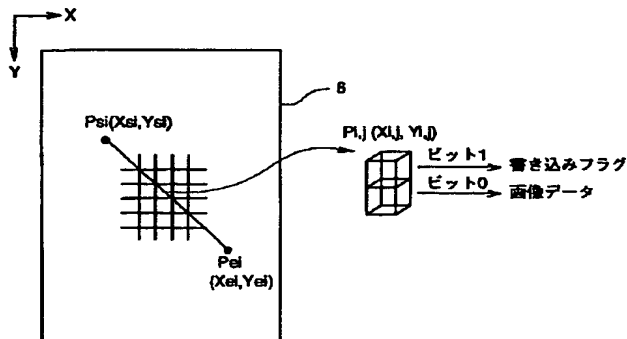
【図3】



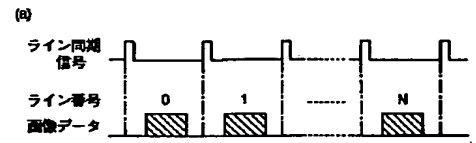
【図5】



【図6】



【図12】



(b)

補正情報メモリへの格納フォーマット

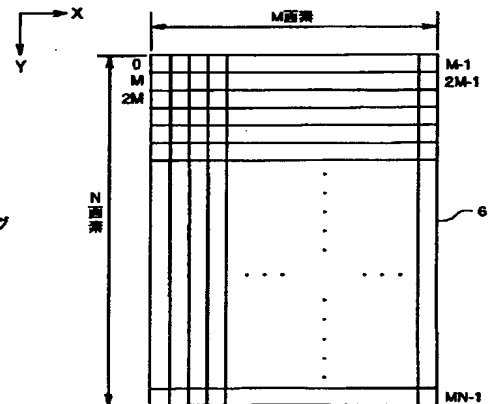
ライン番号	Xg座標	Yg座標	Xe座標	Ye座標	Xoff	Yoff
0	Xs0	Ys0	Xe0	Ye0	Xoff1	Yoff1
1	Xs1	Ys1	Xe1	Ye1	Xoff2	Yoff2
2	Xs2	Ys2	Xe2	Ye2	Xoff3	Yoff3
i	i	i	i	i	i	i
N	Xsn	Ysn	Xen	Yen	Xoffn	Yoffn

(c)

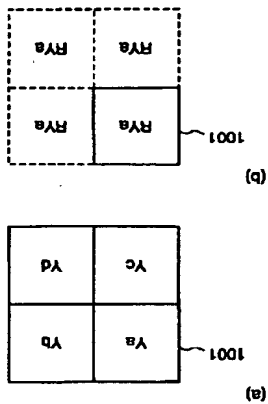
第2画像メモリへの格納フォーマット

ライン番号	画像データ
0	d00 d10 d20 ... d70
1	d01 d11 d21 ... d71
2	d02 d12 d22 ... d72
i	i
N	d0n d1n d2n ... d7n

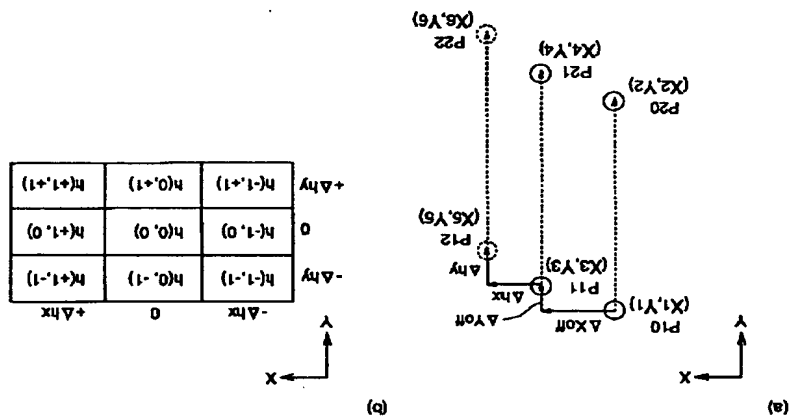
【図10】



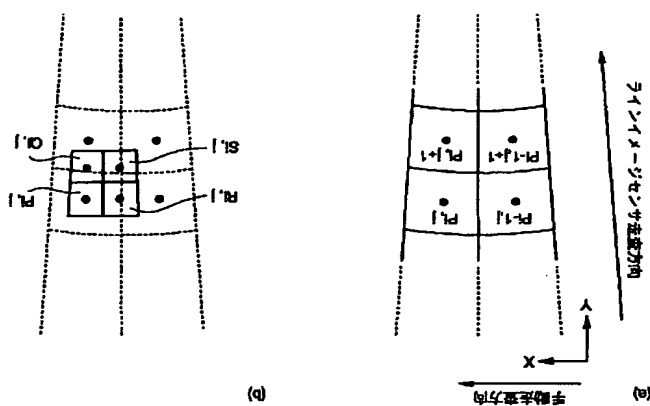
【 8 1 ㊦ 】



【61☒】



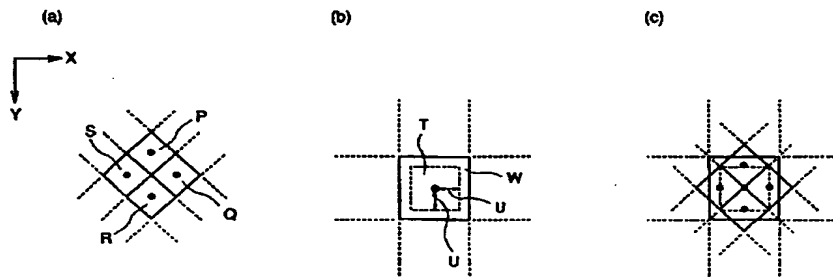
【6 区】



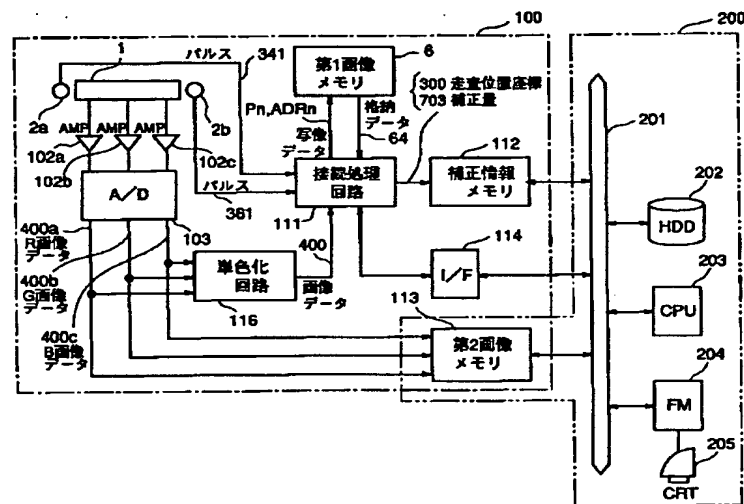
格納アレス	格納アドレス
-------	--------

格納アドレス	格納アドレス	格納アドレス	格納アドレス
<div style="display: flex; justify-content: space-around;"> <div> D15 D8 D7 D0 </div> <div> R.V.ワード RVA(7) ..... RVA(0) B.V.ワード BVA(7) ..... BVA(0) </div> </div>	<div style="display: flex; justify-content: space-around;"> <div> D15 D8 D7 D0 </div> <div> R.V.ワード RVA(7) ..... RVA(0) B.V.ワード BVA(7) ..... BVA(0) </div> </div>	<div style="display: flex; justify-content: space-around;"> <div> D15 D8 D7 D0 </div> <div> R.V.ワード RVA(7) ..... RVA(0) B.V.ワード BVA(7) ..... BVA(0) </div> </div>	<div style="display: flex; justify-content: space-around;"> <div> D15 D8 D7 D0 </div> <div> R.V.ワード RVA(7) ..... RVA(0) B.V.ワード BVA(7) ..... BVA(0) </div> </div>
C_ADDR(n)	C_ADDR(n)	C_ADDR(n)	C_ADDR(n)
.....	.....	.....	.....

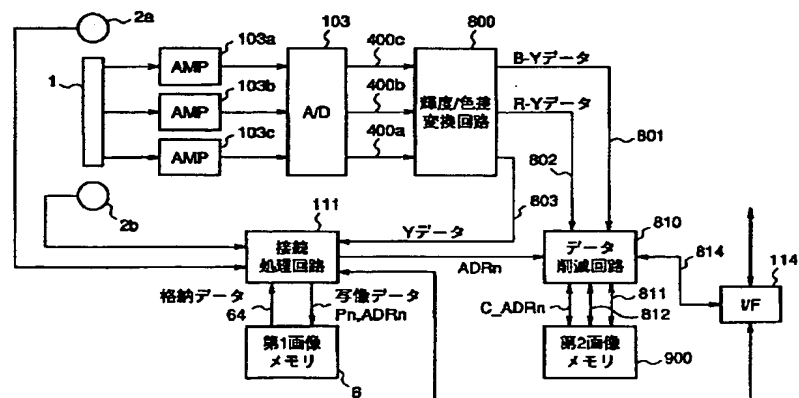
【図 1 1】



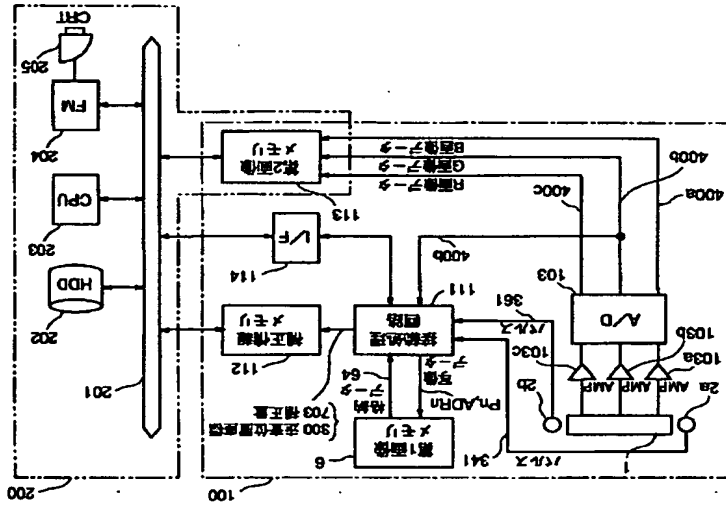
【图 13】



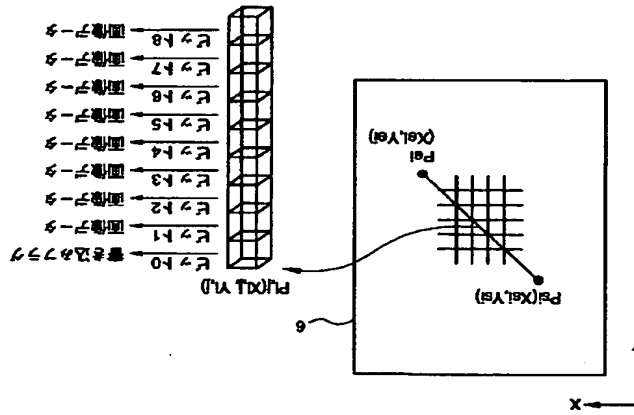
【図 17】



【 5 1 図】



【12☒】



フロントページの続き

(51) Int. Cl. 6  
識別記号

F I  
B 4 I J 3/00  
B

(72) 發明者 仲昭行

大阪府門真市大字門真1006番地 松下電器

(72)發明者 曾我美 淳

大阪府門真市大字門真1006番地 松下電器 産業株式会社内

産業株式会社内

(72) 發明者 富田 常張

大阪府門真市大字門真1006番地 松下電器

産業株式会社内